

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 02-100554

(43)Date of publication of application : 12.04.1990

(51)Int.Cl.

H04M 3/02

(21)Application number : 63-252008

(71)Applicant : FUJITSU LTD

FUJITSU TOHOKU TSUSHIN SYST
KK

(22)Date of filing : 07.10.1988

(72)Inventor : TAKENO MINORU

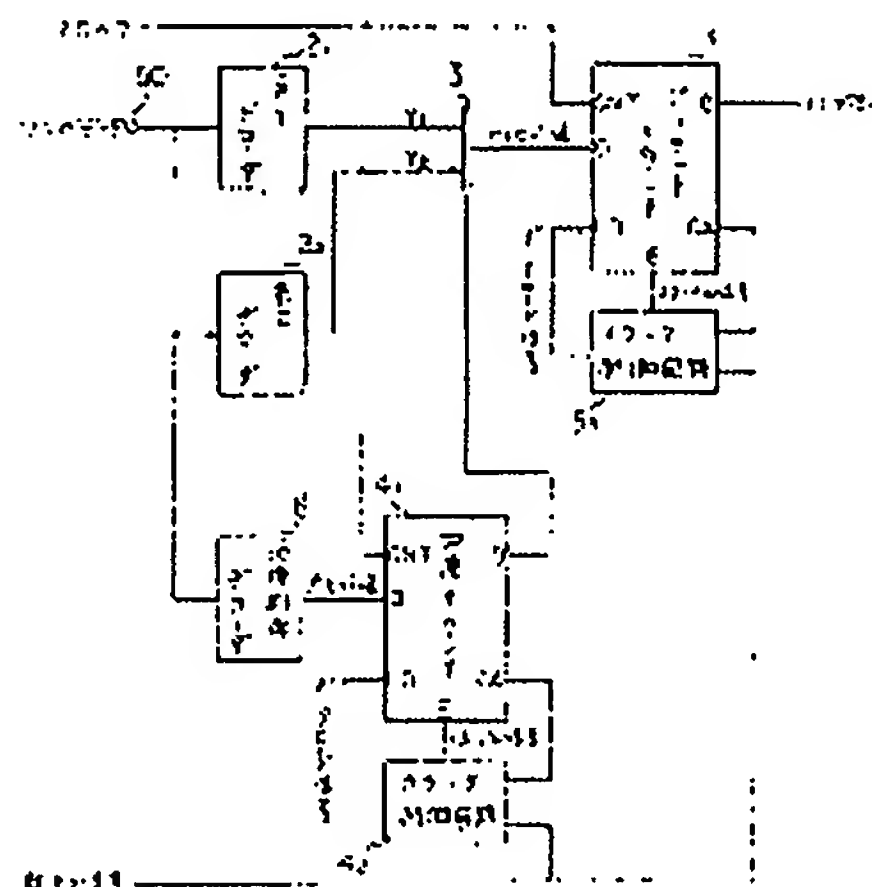
YAMAMOTO SHOJI

(54) RINGER SIGNAL GENERATOR

(57)Abstract:

PURPOSE: To prevent the tone color of a ringer signal from being spoiled by noise by presetting a preset counter at a preset value from a selector by the carry output of the reset counter, and using the output of the preset counter as the ringer signal.

CONSTITUTION: As far as a start signal is present, the preset value from a switching control decoder 6 is set to a switching counter by a data load signal from a counter control circuit 42 based on a carry signal to be generated at the time of overflowing the switching counter 41, and a clock being impressed to a count input terminal CNT is counted successively from this preset value. The preset counter 1 transmits a first ringer signal while it counts and adds the clock being impressed to a count terminal from the preset value, and when this count value overflows, it supplies the carry signal to a counter control circuit 51 from its carry terminal CA. Thus, by switching the ringer signals from plural counters, the noise to be generated is prevented.



⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

平2-100554

⑤ Int. Cl.³
H 04 M 3/02

識別記号 庁内整理番号
A 8843-5K

⑬ 公開 平成2年(1990)4月12日

審査請求 未請求 請求項の数 1 (全6頁)

⑭ 発明の名称 リンガ信号発生装置

⑮ 特 願 昭63-252008

⑯ 出 願 昭63(1988)10月7日

⑰ 発 明 者 竹 野 実 神奈川県川崎市中原区上小田中1015番地 富士通株式会社
内

⑱ 発 明 者 山 本 祥 二 宮城県仙台市一番町2丁目2番13号 富士通東北通信シス
テム株式会社内

⑲ 出 願 人 富 士 通 株 式 会 社 神奈川県川崎市中原区上小田中1015番地

⑲ 出 願 人 富士通東北通信システ ム株式会社 宮城県仙台市一番町2丁目2番13号

⑳ 代 理 人 弁理士 滝野 秀雄 外2名

明 細 書

1. 発明の名称

リンガ信号発生装置

2. 特許請求の範囲

プリセットカウンタ(1)と、

それぞれ異なるプリセット値を生成する複数の
プリセット値生成回路(2₁, 2₂, ……)と、

これらプリセット値生成回路からのプリセット
値を選択して上記プリセットカウンタに供給する
セレクタ(3)と、

このセレクタを予定の期間ごとに切換えるため
の切換制御回路(4)と、

上記プリセットカウンタのキャリイ出力によっ
て上記セレクタからのプリセット値でこのプリセ
ットカウンタをプリセットする手段(5)とを備
え、

このプリセットカウンタの出力をリンガ信号と
して用いるようにしたことを特徴とするリンガ信
号発生装置。

3. 発明の詳細な説明

(機 要)

異なる周波数を有する信号を交互に使用するリ
ンガ信号をディジタル回路によって発生するよう
にしたリンガ信号発生装置に関し、

周波数の異なるリンガ信号を切換える際に発生
するノイズを防止するとともに、プリセットカウ
ンタの数を減少することを目的とし、

プリセットカウンタと、それぞれ異なるプリセ
ット値を生成する複数のプリセット値生成回路と、
これらプリセット値生成回路からのプリセット値
を選択して上記プリセットカウンタに供給するセ
レクタと、このセレクタを予定の期間ごとに切換
えるための切換制御回路と、上記プリセットカウ
ンタのキャリイ出力によって上記セレクタからの
プリセット値でこのプリセットカウンタをプリセ
ットする手段とを設け、このプリセットカウンタ
の出力をリンガ信号として用いるように構成する。

(産業上の利用分野)

異なる周波数を有する信号を交互に使用し、電話機の呼出しなどに用いられる各種のリング信号をディジタル回路によって発生するようにしたリング信号発生装置に関する。

(従来の技術)

第4図は従来のリング信号生成装置の例を示すもので、第1の周波数のリング信号を生成するためのプリセットカウンタ51₁と、第2の周波数のリング信号を生成するためのプリセットカウンタ51₂とを備えている。

このプリセットカウンタ51₁、51₂は、プリセットされた値から計数端子CNTに供給されるクロックを順次計数し、その計数値がオーバーフローするときに発生するキャリイをリセット信号としてこのプリセットカウンタをリセットすることにより、プリセット値からオーバーフローするまでのクロックの計数値によってこのクロックを分周するものであり、上記第1のプリセットカウンタ51₁と第2のプリセットカウンタ51₂と

力て切換られることによって上記第1、第2の周波数f₁、f₂のリング信号を予め定められた継続時間で交互に切換えて出力する。

なお、各プリセットカウンタ51₁、51₂、53に対応して設けられたカウンタ制御回路56₁、56₂、56₃は、起動信号が存在するときに対応するプリセットカウンタにイネーブル信号を供給するとともに、それぞれ対応するプリセットカウンタのキャリイ端子CAからキャリイが出力されたときに、これらプリセットカウンタを対応するデコーダからのプリセット値にプリセットするためのデータロード信号をデータロード端子LDに供給するものである。

第5図は上記の従来例によって生成される信号の波形を示すもので、同図(a)は第1のプリセットカウンタからの第1のリング信号f₁、同図(b)は第2のプリセットカウンタからの第2のリング信号f₂であって、これらの信号は同図(c)に示す切換プリセットカウンタ53からの切換出力によって切換えられて同図(c)として示したリング信号と

とにそれぞれ異なる値をプリセットすることによって異なる分周比で分周動作を行わせる。

第1、第2のリング信号の周波数およびそれらの継続時間を指定するリングデータが端子50に入力されると、第1および第2のデコーダ52₁、52₂はこのリングデータによって定められる分周比を得るためのプリセット値Y₁、Y₂を対応するプリセットカウンタ51₁、51₂のデータ端子Dに供給する。

同時に、このリングデータは第1、第2のリング信号を所定時間ごとに切換えるために切換制御デコーダ54に供給され、プリセット値からオーバーフローまでの時間を計測するタイマとして動作する切換プリセットカウンタ53に所定のプリセット値を供給する。

上記のプリセットカウンタ51₁、51₂の出力端子Oからの異なる周波数f₁、f₂を有する第1および第2のリング信号はセクタ55の2つの入力端子にそれぞれ供給され、このセクタ55が上記切換プリセットカウンタ53からの出

して上記セクタ55から出力される。

(発明が解決しようとする課題)

第5図(d)のリング信号には第1のリング信号f₁から第2のリング信号f₂に切換える際に、これら第1、第2のリング信号の位相関係によって発生する不規則な幅のノイズが示しており、このノイズがリング信号の音色を著しく損なうという問題があった。

また、上記の第4図に示す従来例においては、第1、第2のリング信号発生用のプリセットカウンタおよび切換プリセットカウンタの3つのプリセットカウンタを必要とし、装置が大型化するという問題があった。

(課題を解決するための手段)

第1図の原理図に示すように、プリセットカウンタ1と、それぞれ異なるプリセット値を生成する複数のプリセット値生成回路2₁、2₂、……と、これらプリセット値生成回路からのプリセッ

ト値を選択して上記プリセットカウンタに供給するセクタ 3 と、このセクタを予定の期間ごとに切換えるための切換制御回路 4 と、上記プリセットカウンタのキャリイ出力によって上記セクタからのプリセット値でこのプリセットカウンタをプリセットする手段 5 とを設け、このプリセットカウンタの出力をリング信号として用いるようにした。

(作 用)

第 2 図は第 1 図に示した本発明の原理図における動作波形を示すもので、第 2 図(a)に示す切換制御回路 4 からの出力が「0」レベルにある期間中は第 2 図(a)に示すように第 1 のプリセット値生成回路 2₁からのプリセット値 Y_1 がセクタ 3 を経てプリセットカウンタ 1 のプリセットデータ入力端子 D に供給され、また、切換制御回路 4 からの出力が「1」レベルにある期間中は第 2 のプリセット値生成回路 2₂からのプリセット値 Y_2 がセクタ 3 を経てプリセットカウンタ 1 のプリセ

ットデータ入力端子 D に供給される。

同図(b)に示すようにリング信号の立下がりのタイミングでプリセットカウンタ 1 のキャリイ出力端子 CO からキャリイ信号が発生し、この信号がデータロード端子 D に印加されたときにこのプリセットカウンタ 1 はこのプリセット値 Y_1 、 Y_2 にセットされ、それ以後このプリセット値に計数端子 CNT に印加されるクロックを順次計数・加算する。そして、このプリセットカウンタ 1 がオーバーフローするときには上記のようにキャリイ信号をキャリイ出力端子 CO から出力する。

したがって、第 2 図(a)に示すように第 1 のリング信号と第 2 のリング信号との切換が行われる場合には、例えばプリセットカウンタ 1 がプリセット値 Y_1 でセットされて計数が行われ、次にキャリイ信号が発生したときにプリセット値 Y_2 がプリセットされて第 2 のリング信号に切換わることになる。

仮に、第 2 のリング信号の周波数が第 1 のリング信号の周波数の 3 倍であり、プリセットカウン

タ 1 の計数範囲が 0 ~ 255 であるとする、第 2 のリング信号が発生させるためのプリセット値を例えば $255 - 50 = 205$ にすると、第 1 のリング信号が発生させるためのプリセット値は $255 - (50 \times 3) = 105$ にすればよい。

なお、プリセットカウンタ 1 の出力であるリング信号のデューティ比を第 2 図(c)示のように 1 : 1 にするためには、周知のように、このプリセットカウンタの例えば 2 進 8 桁の計数出力を論理回路によって組合せて所要のデューティ比が得られるようにすればよい。

また、上記の説明ではリング信号が 2 つの周波数の組合せであるものとして説明したが、3 つ以上の周波数の組合せの場合にも本発明を適用し得ることは明らかであろう。

(実施例)

第 3 図は本発明の実施例を示すもので、第 1 デコーダ 2₁ および第 2 デコーダ 2₂ はそれぞれ第 1 図の第 1 および第 2 のプリセット値生成回路 2

1、2₂ に相当するものであり、その他の第 1 図の構成要素に対応する構成要素には同一の符号を付して示してある。

第 1、第 2 のリング信号の周波数を指定するとともにこれら第 1、第 2 のリング信号の継続時間を指定するリングデータは第 1、第 2 のデコーダ 2₁、2₂ および切換制御デコーダ 6 にそれぞれ入力される。

このデコーダ 2₁、2₂ は先に第 1 図について説明したように、第 1、第 2 のリング信号に指定された周波数の出力を発生するに必要なプリセット値 Y_1 、 Y_2 をそれぞれセクタ 3 の入力端子に供給し、また切換制御デコーダ 6 はタイマとして動作する切換カウンタ 4₁ に、第 1 のリング信号の継続時間および第 2 のリング信号の継続時間にそれぞれ対応したプリセット値として交互に切換カウンタ 4₁ のデータ入力端子 D に供給する。

起動信号が存在していれば、切換制御デコーダ 6 からのプリセット値は切換カウンタ 4₁ のオーバーフロー時に発生するキャリイ信号に基づくカ

カウンタ制御回路 4: からのデータロード信号によってこの切換カウンタにセットされ、計数入力端子 CNT に印加されているクロックをこのプリセット値から順次計数する。

この計数期間中、この切換カウンタ4₁の出力端子Oからは例えば“0”レベルの出力がセレクト3に供給され、これによってこのセレクトからは第1デコーダ2₁からのプリセット値Y₁がプリセットカウンタ1のデータ入力端子Dに供給されているので、この期間中にカウンタ制御回路5₁からデータロード信号が印加されたときにはこのプリセット値Y₁をこのプリセットカウンタ1にプリセットする。

プリセットカウンタ 1 はこのプリセット値から計数端子に印加されているクロックを順次計数・加算しながら第 1 のリング信号を送出し、この計数値がオーバーフローするとキャリイ信号をそのキャリイ端子 C A からカウンタ制御回路 5₁ に供給する。

このキャリイ信号は、このカウンタ制御回路を

介してデータロード信号をプリセットカウンタ1に印加するので、このときにデータ入力端子Dに供給されているプリセット値をこのプリセットカウンタ1にプリセットする。

このとき、もしセレクト 3 が切換カウンタ 4、からの“1”出力によって切換えられていれば、プリセットカウンタ 1 のデータ入力端子 D には第 2 デコード 2₂からのプリセット値 Y₂が供給されているから、今度はこのプリセット値 Y₂から計数を開始するようになり、第 2 のリング信号が出力されるようになる。

(發明の效果)

本発明によれば、樹数のカウンタからのリング信号を切換えることによって発生するノイズを防止し得るばかりでなく、カウンタの数を減少することができるので構成が簡単、かつ小型化に適するという格別の効果が達成される。

4. 図面の簡単な説明

第 1 図は本発明のリング信号発生装置の原理を示す図、

第 2 図はその動作波形図、

第 3 図は本発明によるリング信号発生装置の実施例を示す図、

第4図は従来のリング信号発生装置の例を示す図、
第5図はその動作波形図である。

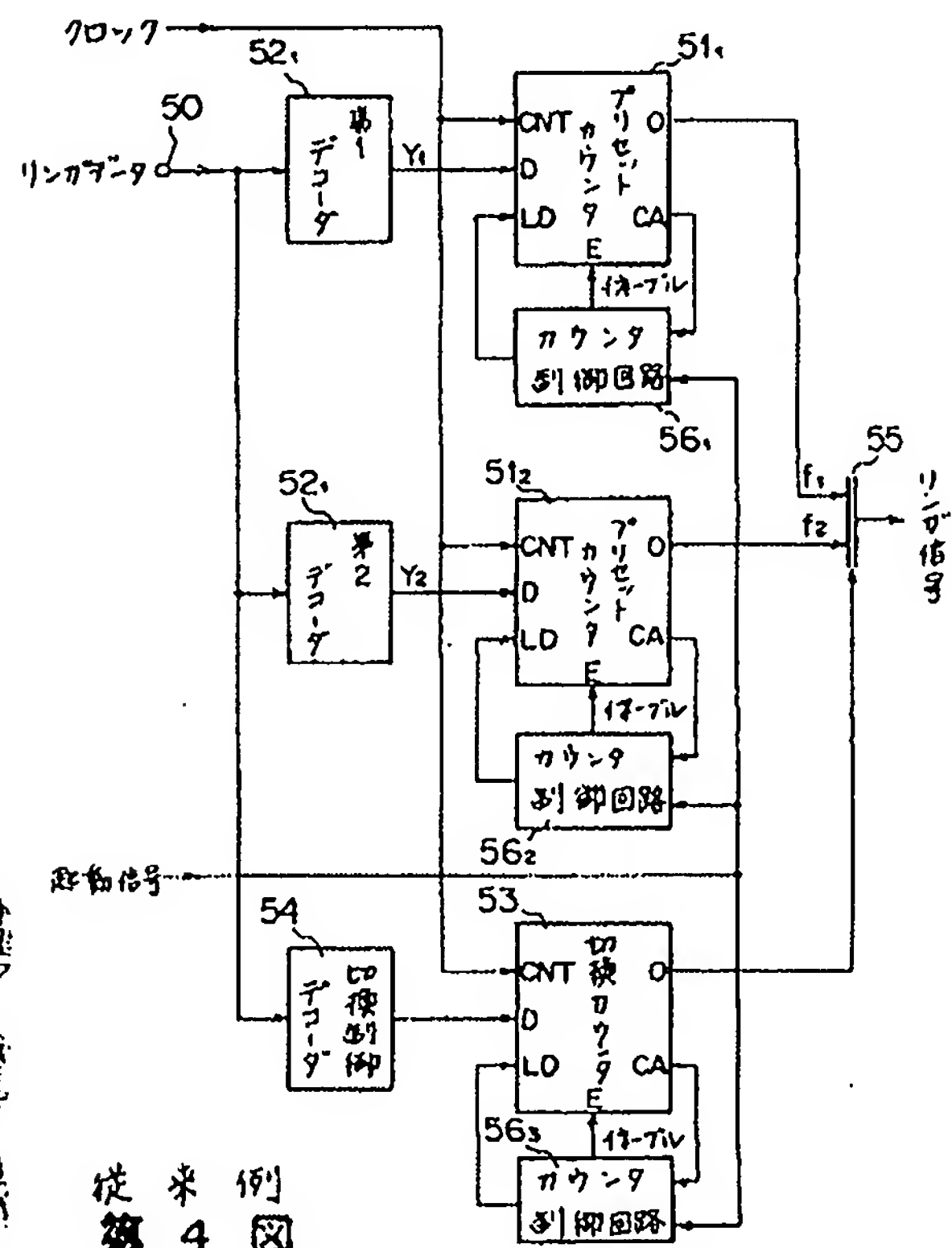
特許出願人 富士通株式会社

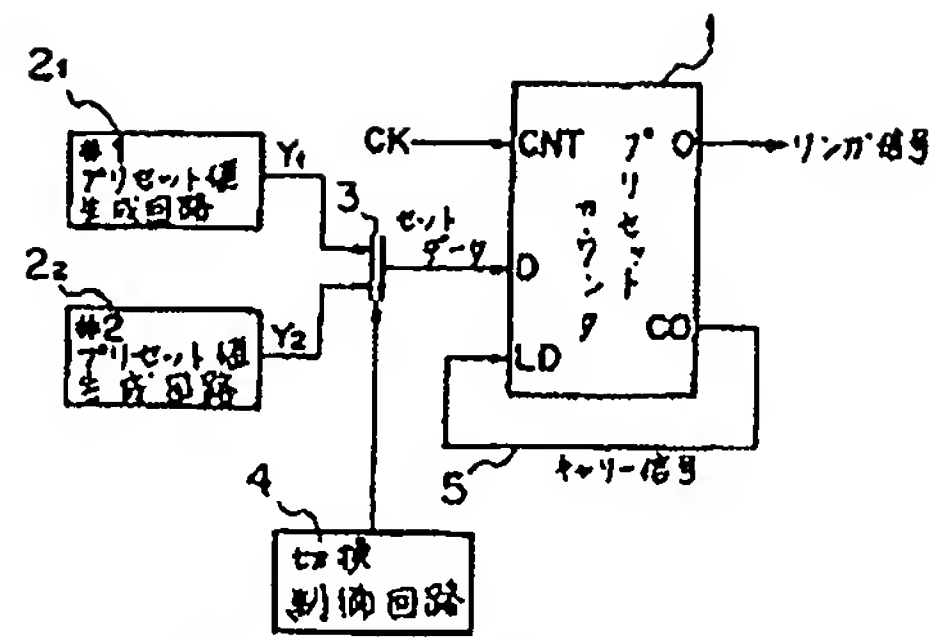
同 富士通東北通信システム株式会社

代理人 澁野 秀 雄

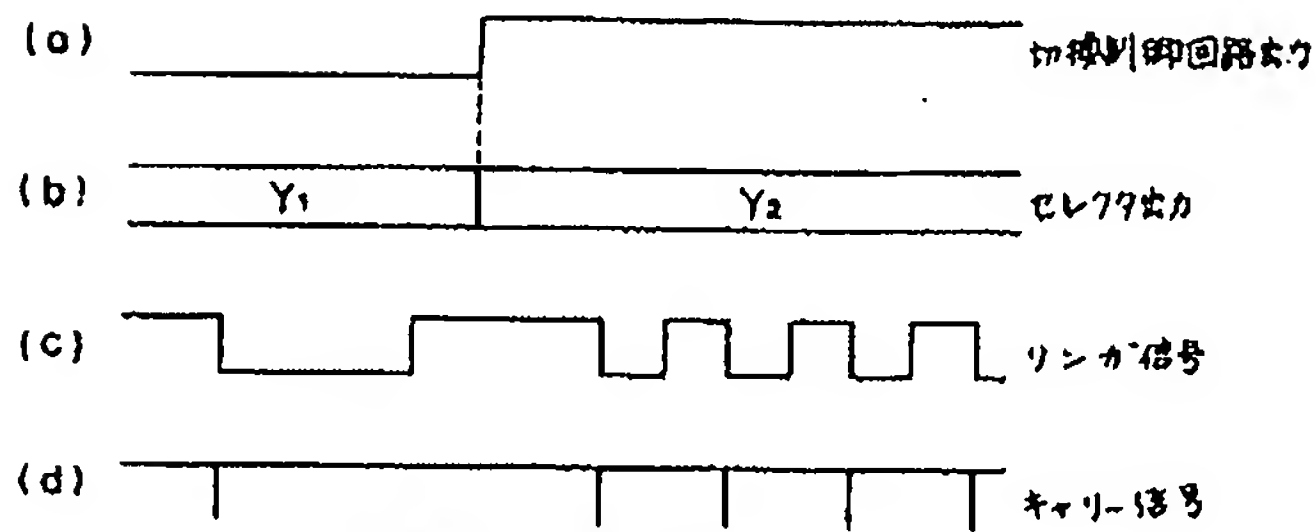
同 中 内 康 雄

同 有 坂 俾

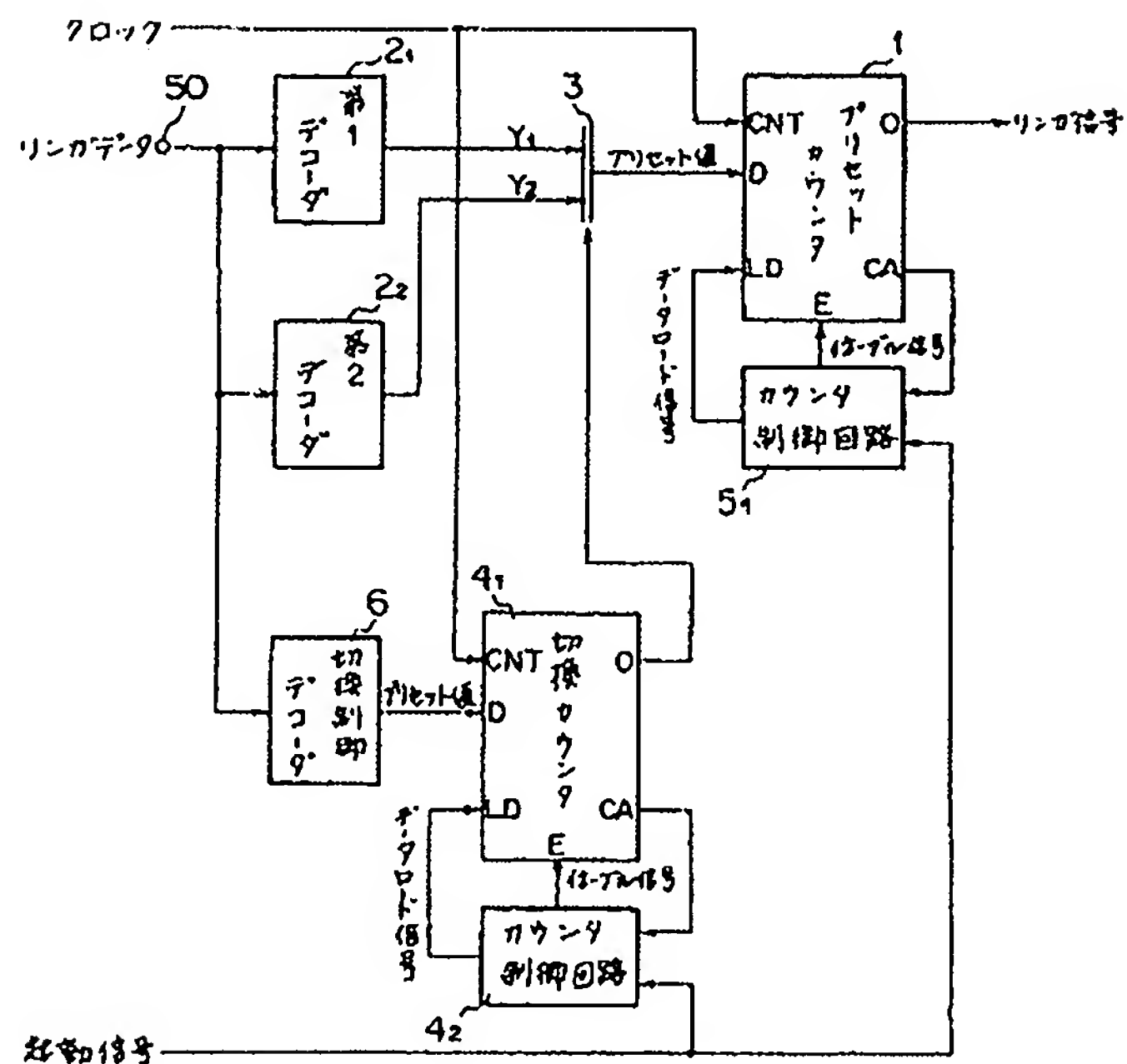




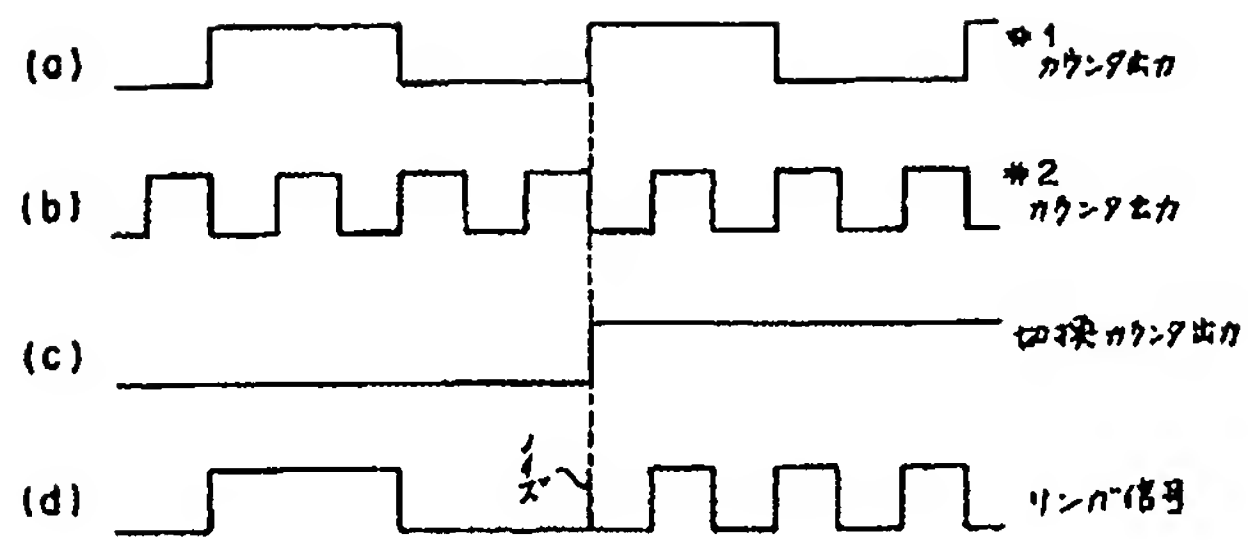
原理図
第 1 図



動作波形図
第 2 図



実施例
第 3 図



従来例の動作波形図

第 5 図